

Toshiba Electronics

Toshibas derzeitige CMOS-Prozess-Node-Produktion reicht von 1,5 μm – der Prozess wurde 1986 gestartet – bis hinunter zu 65 nm. »In der Tat fertigen wir heute noch Produkte in 1,5 μm , da es noch eine nennenswerte Nachfrage gibt«, sagt Rainer Käse, Senior Manager Custom SoC Unit bei Toshiba Electronics. Neue Entwicklungen



Rainer Käse, Toshiba Electronics

» Die maximal implementierbare Komplexität und Taktfrequenz wird mehr durch Anforderungen an die Verlustleistung oder kommerzielle Randbedingungen limitiert als durch die Technologie selber. «

werden allerdings nicht mehr mit diesen Prozessen gemacht. Der älteste Prozess, der heute noch für ein neues Design genutzt werden kann, ist eine 0,6- μm -Technik. Laut Käse sind die 0,6- und 0,35- μm -Technologien speziell für Hochvolt-Applikationen wie Industrieprodukte (48 V für 0,6 μm) oder LCD-Treiber (18 V für 0,35 μm) geeignet.

Weitere Technologien mit nennenswerten Design-Aktivitäten sind zurzeit 0,18 μm , mit einer

Aluminiummetallisierung für extrem kostensensitive Produkte, die ohne große Anforderungen an Komplexität und Verarbeitungsgeschwindigkeit auskommen. Für 0,13 μm bietet Toshiba eine Technologie mit Kupfermetallisierung und umfangreicher IP- und Funktionsblock-Verfügbarkeit an. »Diese Technologie wird ergänzt durch eine Variante mit 0,13- μm -Transistor und Aluminiummetallisierung, welche die Vorteile der hohen Transistordichte und der geringen Verlustleistung der 0,13- μm -Technologie mit den niedrigen Preisen der Aluminiummetallisierung verbindet«, so Käse.

Daneben stehen noch die 90- und 65-nm-Technologien. Der 90-nm-Prozess ist bereits seit 2003 in Massenproduktion, zuerst auf 200-mm-Wafern, mittlerweile auch auf 300-mm-Wafern. Käse: »Ein Drittel der Toshiba-Gesamtproduktion in der zentralen Fabrik in Oita/Japan entfällt derzeit auf den 90-nm-Prozess.« Mehr als zwei Dutzend Produkte befinden sich bereits in der Massenproduktion,

von denen über die Hälfte auch die »Deep-Trench«-Embedded DRAM-Technologie enthalten. Eine Vielzahl weiterer Produkte befindet sich in der Design-Phase, was die 90-nm-Technologie zum derzeitigen »Mainstream« bei Toshiba macht.

In der 65-nm-Technologie werden laut Käse die ersten Produkte in der Massenproduktion gefertigt. Diese Produkte sind in Zusammenarbeit mit den Partnern im COT-Modell (Customer Owned Tooling) entwickelt worden. Auch hier befindet sich ein weiteres Dutzend ASIC-Produkte in der Design- und Prototypenphase. Laut Käse hat auch hier die embedded DRAM-Technologie einen nennenswerten Anteil. Die Entwicklungen für IPs konzentrieren sich zur Zeit ungefähr zur Hälfte auf 90 nm und zur Hälfte auf 65 nm. 45-nm-Technologie (CMOS6) befindet sich in der Endphase der Technologie- und Bibliotheksentwicklung, ein Release ist für Ende 2007 geplant. (st) ■